

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 12 月 29 日 (29.12.2005)

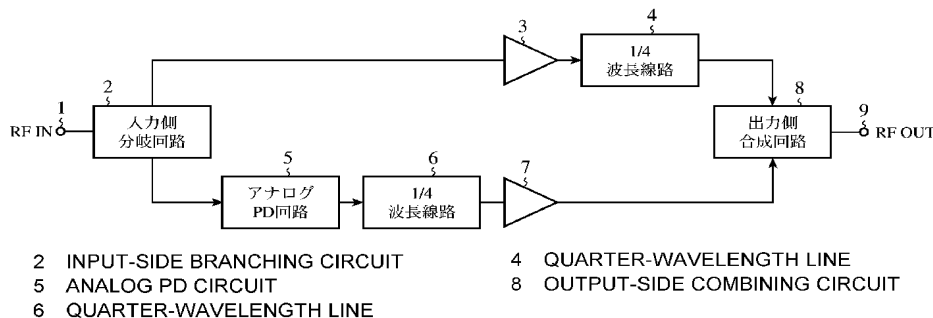
PCT

(10) 国際公開番号
WO 2005/124994 A1

- (51) 国際特許分類: H03F 1/07, 1/32, 3/19
- (21) 国際出願番号: PCT/JP2004/008615
- (22) 国際出願日: 2004 年 6 月 18 日 (18.06.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 堀口 健一 (HORIGUCHI, Kenichi) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 中山 正敏 (NAKAYAMA, Masatoshi) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 高木 直 (TAKAGI, Tadashi) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人: 田澤 博昭, 外 (TAZAWA, Hiroaki et al.); 〒1000013 東京都千代田区霞が関三丁目 7 番 1 号 大東ビル 7 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告書
- 2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: HIGH-EFFICIENCY AMPLIFIER

(54) 発明の名称: 高効率増幅器



(57) Abstract: An analog pre-distortion circuit (5) is connected between an input-side branching circuit (2) and a quarter-wavelength line (6). This compensates for the nonlinear distortion of a peak amplifier (7), with the result that the linearity of the whole amplifier can be improved.

(57) 要約: 入力側分岐回路 2 と 1/4 波長線路 6 の間にアナログプレディストーション回路 5 を接続する。これにより、ピーク増幅器 7 の非線形歪みが補償されるため、増幅器全体の線形性を改善することができる効果を奏する。

WO 2005/124994 A1

明 細 書

高効率増幅器

技術分野

[0001] この発明は、例えば、RF (Radio Frequency) 信号を高い効率で線形に増幅する高効率増幅器に関するものである。

背景技術

[0002] 放送及び通信用のRF増幅器は、入力信号であるRF信号を高い効率で線形に増幅することが望まれている。

しかしながら、一般に増幅器では、効率を高くすることと、線形性を高くすることは両立しない。

増幅器の効率は、入力信号の電力レベルの増加に伴って高くなり、増幅器が飽和を迎えた辺りで最大効率が実現する。また、入力信号の電力が更に増加して完全に飽和した領域では、逆に効率が低下する特性を有する。

[0003] 近年、放送及び移動体通信などで使用されるPAPR (Peak to Average Power Ratio) の大きい変調波を増幅器が入力する場合、飽和点近くの動作点では、増幅器の飽和に伴う信号波形のクリッピングが発生するため線形性が大きく劣化する。

このため、一般に放送及び通信用のRF増幅器では、飽和からのバックオフを大きくとった動作レベルにおいて使用されている。したがって、飽和からのバックオフを大きくとった動作レベルでの高効率化が重要となる。

飽和からのバックオフを大きくとった動作レベルでの効率を高めているドハティ増幅器(高効率増幅器)が以下の特許文献1に開示されている。

[0004] 従来のドハティ増幅器では、入力端子から入力されたRF信号が、入力側分岐回路によって分岐されて、2つの経路に出力される。

一方の経路では、キャリア増幅器が入力側分岐回路により分岐された一方のRF信号を増幅し、キャリア増幅器の出力信号が1/4波長線路を通過して出力側合成回路に出力される。

他方の経路では、入力側分岐回路により分岐された他方のRF信号が1/4波長線

路を通過したのち、ピーク増幅器が当該RF信号を増幅し、ピーク増幅器の出力信号が出力側合成回路に出力される。

[0005] ただし、RF信号の瞬時の信号レベルが所定レベルより小さい場合には、B級又はC級バイアスされているピーク増幅器がオフ状態(RF信号を増幅しない状態)となり、キャリア増幅器からの出力信号のみが出力側合成回路から出力される。

[0006] このとき、出力側合成回路から出力端子を見た負荷インピーダンスを $R/2$ とすると、ピーク増幅器の出力インピーダンスは、理想的には無限大(open)となるため、キャリア増幅器の後段の $1/4$ 波長線路から出力側合成回路を見た負荷インピーダンスが $R/2$ となり、キャリア増幅器から後段の $1/4$ 波長線路を見た負荷インピーダンスが $2R$ となる。

[0007] 一方、RF信号の瞬時の信号レベルが所定レベルより大きい場合には、B級又はC級バイアスされているピーク増幅器がオン状態(信号を増幅する状態)になるため、出力側合成回路がキャリア増幅器の出力信号とピーク増幅器の出力信号とを合成して出力する。

このとき、キャリア増幅器及びピーク増幅器から出力側を見た負荷インピーダンスはともに R となる。

[0008] ここで、負荷インピーダンスが $2R$ のときに、キャリア増幅器の飽和電力が小さくても、効率が高くなるように設計し、負荷インピーダンスが R のときに、キャリア増幅器及びピーク増幅器の飽和電力が大きくなるように設計されている場合、RF信号の瞬時の信号レベルが小さい場合には、キャリア増幅器が高効率に動作する一方、RF信号の瞬時の信号レベルが大きい場合には、キャリア増幅器及びピーク増幅器が、飽和電力が大きくなるように動作することが可能となる。

[0009] これにより、RF信号の瞬時の信号レベルに応じてピーク増幅器の出力信号がキャリア増幅器の出力信号に合成されるという効果と、RF信号の瞬時の信号レベルに応じてキャリア増幅器及びピーク増幅器から出力側を見た負荷インピーダンスが変化するという効果とが得られる。この結果、飽和からのバックオフを大きくとった動作レベルにおいて、高効率な動作を実現することが可能となる。

[0010] 特許文献1:特許第2945833号(段落番号[0018]から[0021]、図2)

[0011] 従来の高効率増幅器は以上のように構成されているので、ピーク増幅器としてB級又はC級にバイアスされている増幅器が使用される。そのためピーク増幅器の線形性が悪くなる課題があった。また、キャリア増幅器が飽和近くの最大効率点の近傍で動作するように設計されるため線形性が悪くなる課題があった。また、RF信号の瞬時の信号レベルが所定レベルより大きい場合、キャリア増幅器の効率が最大効率を超えて逆に低下する課題があった。

[0012] この発明は上記のような課題を解決するためになされたもので、飽和からのバックオフを大きくとった動作レベルにおける線形性及び効率を改善することができる高効率増幅器を得ることを目的とする。

発明の開示

[0013] この発明に係る高効率増幅器は、第2の増幅器の非線形歪みを補償する歪み補償回路を第2の増幅器の前段に設置するようにしたものである。

[0014] このことによって、飽和からのバックオフを大きくとった動作レベルにおける線形性及び効率を改善することができるなどの効果がある。

図面の簡単な説明

[0015] [図1]この発明の実施の形態1による高効率増幅器を示す構成図である。

[図2]増幅器の入出力特性を示す説明図である。

[図3]この発明の実施の形態2による高効率増幅器を示す構成図である。

[図4]この発明の実施の形態3による高効率増幅器を示す構成図である。

[図5]この発明の実施の形態4による高効率増幅器を示す構成図である。

[図6]この発明の実施の形態5による高効率増幅器を示す構成図である。

[図7]この発明の実施の形態6による高効率増幅器を示す構成図である。

[図8]この発明の実施の形態7による高効率増幅器を示す構成図である。

[図9]この発明の実施の形態8による高効率増幅器を示す構成図である。

発明を実施するための最良の形態

[0016] 以下、この発明をより詳細に説明するために、この発明を実施するための最良の形態について、添付の図面に従って説明する。

実施の形態1.

図1はこの発明の実施の形態1による高効率増幅器を示す構成図である。

[0017] 図において、入力側分岐回路2は入力端子1から例えばRF信号(入力信号)が入力されると、そのRF信号を分岐して2つの経路に出力する。なお、入力側分岐回路2は入力信号分岐手段を構成している。

第1の増幅器であるキャリア増幅器3は入力側分岐回路2により分岐された一方のRF信号を増幅し、増幅後のRF信号を1/4波長線路4に出力する。

[0018] アナログプレディストーション回路5は入力側分岐回路2と1/4波長線路6の間に接続され、ピーク増幅器7の非線形歪みを補償する歪み補償回路である。

第2の増幅器であるピーク増幅器7は1/4波長線路6を通過したRF信号の信号レベル(電力)が所定の信号レベルより大きい場合、そのRF信号を増幅する。

出力側合成回路8は1/4波長線路4を通過したRF信号とピーク増幅器7の出力信号であるRF信号とを合成し、その合成信号を出力端子9に出力する。

[0019] 次に動作について説明する。

入力側分岐回路2は、入力端子1からRF信号が入力されると、そのRF信号を分岐して、2つの経路に出力する。

[0020] 一方の経路では、キャリア増幅器3が入力側分岐回路2により分岐された一方のRF信号を増幅する。

キャリア増幅器3の出力信号であるRF信号は、1/4波長線路4を通過して出力側合成回路8に出力される。

[0021] 他方の経路では、入力側分岐回路2により分岐された他方のRF信号が1/4波長線路6を通過したのち、ピーク増幅器7が当該RF信号を増幅する。

ピーク増幅器7の出力信号であるRF信号は、出力側合成回路8に出力される。

なお、他方の経路においては、1/4波長線路6の前段にアナログプレディストーション回路5が接続されているので、1/4波長線路6を通過したRF信号がピーク増幅器7に入力するに際して、ピーク増幅器7の非線形歪みが補償される。

[0022] ただし、RF信号の瞬時の信号レベルが所定レベルより小さい場合には、B級又はC級バイアスされているピーク増幅器7がオフ状態(RF信号を増幅しない状態)となり、ピーク増幅器7の出力信号は、出力側合成回路8に出力されなくなる。

したがって、この場合、出力側合成回路8は、キャリア増幅器3の出力信号であるRF信号を出力端子9に出力する。

[0023] このとき、出力側合成回路8から出力端子9を見た負荷インピーダンスを $R/2$ とすると、ピーク増幅器7の出力インピーダンスは、理想的には無限大(open)となるため、 $1/4$ 波長線路4から出力側合成回路8を見た負荷インピーダンスが $R/2$ となり、キャリア増幅器3から $1/4$ 波長線路4を見た負荷インピーダンスが $2R$ となる。

[0024] 一方、RF信号の瞬時の信号レベルが所定レベルより大きい場合には、B級又はC級バイアスされているピーク増幅器7がオン状態(信号を増幅する状態)になるため、出力側合成回路8がキャリア増幅器3の出力信号($1/4$ 波長線路4を通過したRF信号)とピーク増幅器7の出力信号とを合成して出力端子9に出力する。

このとき、キャリア増幅器3及びピーク増幅器7から出力側を見た負荷インピーダンスはともに R となる。

[0025] ここで、負荷インピーダンスが $2R$ のときに、キャリア増幅器3の飽和電力が小さくても、効率が高くなるように設計し、負荷インピーダンスが R のときに、キャリア増幅器3及びピーク増幅器7の飽和電力が大きくなるように設計されている場合、RF信号の瞬時の信号レベルが小さい場合には、キャリア増幅器3が高効率に動作する一方、RF信号の瞬時の信号レベルが大きい場合には、キャリア増幅器3及びピーク増幅器7が、飽和電力が大きくなるように動作することが可能となる(図2を参照)。

[0026] これにより、RF信号の瞬時の信号レベルに応じてピーク増幅器7の出力信号がキャリア増幅器3の出力信号に合成されるという効果と、RF信号の瞬時の信号レベルに応じてキャリア増幅器3及びピーク増幅器7から出力側を見た負荷インピーダンスが変化するという効果とが得られる。この結果、飽和からのバックオフを大きくとった動作レベルにおいて、高効率な動作を実現することが可能となる。

[0027] 更に、この実施の形態1によれば、入力側分岐回路2と $1/4$ 波長線路6の間にアナログプレディストーション回路5が接続されているので、ピーク増幅器7の非線形歪みが補償され、増幅器全体の線形性を改善することができる効果を奏する。

[0028] 実施の形態2.

図3はこの発明の実施の形態2による高効率増幅器を示す構成図である。図にお

いて、図1と同一符号は同一または相当部分を示すので説明を省略する。

アナログプレディストーション回路11は入力側分岐回路2とキャリア増幅器3の間に接続され、キャリア増幅器3の非線形歪みを補償する歪み補償回路である。

- [0029] 上記実施の形態1では、入力側分岐回路2と1/4波長線路6の間にアナログプレディストーション回路5を接続して、ピーク増幅器7の非線形歪みを補償するものについて示したが、更に、入力側分岐回路2とキャリア増幅器3の間にアナログプレディストーション回路11を接続して、キャリア増幅器3の非線形歪みを補償するようにしてもよい。

これにより、上記実施の形態1よりも更に増幅器全体の線形性を改善することができる効果を奏する。

- [0030] 実施の形態3.

図4はこの発明の実施の形態3による高効率増幅器を示す構成図である。図において、図1と同一符号は同一または相当部分を示すので説明を省略する。

レベル制限回路であるリミッタ回路12は入力側分岐回路2により分岐された一方のRF信号の振幅が所定レベルを上回る場合、そのRF信号の振幅を所定レベル以下に制限してキャリア増幅器3に出力する。

位相調整回路13はRF信号がキャリア増幅器3を通過して出力されるまでの通過位相と、ピーク増幅器7を通過して出力されるまでの通過位相とが一致するように、そのRF信号を調整する。

- [0031] 次に動作について説明する。

レベル制限回路であるリミッタ回路12は、飽和特性を有しており、その飽和特性によってRF信号の振幅レベルが所望のレベルに制限される。

- [0032] 即ち、リミッタ回路12は、入力側分岐回路2から出力されたRF信号の振幅が所定レベルより小さければ、そのRF信号をそのままキャリア増幅器3に出力するが、そのRF信号の振幅が所定レベルより大きい場合、そのRF信号の振幅を所定レベルに減らしてキャリア増幅器3に出力する。

- [0033] これにより、リミッタ回路12により制限されるRF信号の振幅の上限を、キャリア増幅器3の効率が最大になる領域(最大効率は、キャリア増幅器3の飽和点の近くに存在

する)の辺りに設計すれば、キャリア増幅器3が完全に飽和した領域での効率低下を防止することが可能となり、増幅器全体の効率及び線形性を改善することができる効果を奏する。

[0034] 実施の形態4.

図5はこの発明の実施の形態4による高効率増幅器を示す構成図である。図において、図1と同一符号は同一または相当部分を示すので説明を省略する。

レベル制限回路であるドライバ増幅器14はキャリア増幅器3を駆動するための増幅器であり、ドライバ増幅器14は自己の飽和特性によってRF信号の振幅が所定レベルを上回る場合、そのRF信号の振幅を所定レベル以下に制限してキャリア増幅器3に出力する。

ドライバ増幅器15はピーク増幅器7を駆動するための増幅器である。

[0035] 次に動作について説明する。

レベル制限回路であるドライバ増幅器14は、飽和特性を有しており、その飽和特性によってRF信号の振幅レベルが所望のレベルに制限される。

[0036] 即ち、ドライバ増幅器14は、入力側分岐回路2から出力されたRF信号の振幅が所定レベルより小さければ、そのRF信号をそのままキャリア増幅器3に出力するが、そのRF信号の振幅が所定レベルより大きい場合、そのRF信号の振幅を所定レベルに減らしてキャリア増幅器3に出力する。

[0037] これにより、ドライバ増幅器14により制限されるRF信号の振幅の上限を、キャリア増幅器3の効率が最大になる領域(最大効率は、キャリア増幅器3の飽和点の近くに存在する)の辺りに設計すれば、キャリア増幅器3が完全に飽和した領域での効率低下を防止することが可能となり、増幅器全体の効率及び線形性を改善することができる効果を奏する。

[0038] 実施の形態5.

図6はこの発明の実施の形態5による高効率増幅器を示す構成図である。図において、図1と同一符号は同一または相当部分を示すので説明を省略する。

レベル制限回路である波形整形回路21は入力側分岐回路2により分岐された一方のBB(Base Band)信号をDA変換器22に出力するが、そのBB信号の振幅が閾

値A(所定レベル)を上回る場合、そのBB信号の振幅を閾値A以下に制限して、DA変換器22に出力する。

DA変換器22は波形整形回路21の出力信号であるデジタルのBB信号をアナログ信号に変換する。

周波数変換器23はDA変換器22の出力信号であるアナログ信号の周波数をRFの周波数にアップコンバートしてキャリア増幅器3に出力する。

- [0039] 波形整形回路24は入力側分岐回路2により分岐された他方のBB信号をDA変換器25に出力するが、そのBB信号の振幅が閾値B(所定レベル)を下回る場合には、DA変換器25に対してBB信号を出力しない。

DA変換器25は波形整形回路24の出力信号であるデジタルのBB信号をアナログ信号に変換する。

周波数変換器26はDA変換器25の出力信号であるアナログ信号の周波数をRFの周波数にアップコンバートしてピーク増幅器7に出力する。

- [0040] 次に動作について説明する。

入力側分岐回路2は、入力端子1からデジタルのBB信号が入力されると、デジタルのBB信号を分岐して、2つの経路に出力する。

- [0041] 一方の経路では、波形整形回路21が入力側分岐回路2により分岐された一方のBB信号をDA変換器22に出力するが、そのBB信号の振幅が閾値Aを上回る場合、そのBB信号の振幅を閾値A以下に制限してDA変換器22に出力する。

このように、波形整形回路21は、入力信号の振幅を閾値A以下に制限する波形整形を実施するが、その入力信号の振幅が閾値A以下であっても、その入力信号の振幅が大きくなって、閾値Aに近くなると、その入力信号の振幅を下げるようにしてもよい(入力信号の振幅が閾値Aに近いほど、その下げ幅を大きくする)。

なお、閾値Aは、キャリア増幅器3の効率が最大になる領域の辺りに設定されている。

- [0042] DA変換器22は、波形整形回路21の出力信号であるデジタルのBB信号をアナログ信号に変換する。

周波数変換器23は、DA変換器22の出力信号であるアナログ信号の周波数をRF

の周波数にアップコンバートしてキャリア増幅器3に出力する。

キャリア増幅器3は、周波数変換器23の出力信号であるアナログ信号を増幅する。

- [0043] 他方の経路では、波形整形回路24が入力側分岐回路2により分岐された他方のBB信号をDA変換器25に出力するが、そのBB信号の振幅が閾値Bを下回る場合、DA変換器25に対してBB信号を出力しない。

なお、閾値Bは、ピーク増幅器7の効率が最大になる領域の辺りに設定されている。

- [0044] DA変換器25は、波形整形回路24の出力信号であるデジタルのBB信号をアナログ信号に変換する。

周波数変換器26は、DA変換器25の出力信号であるアナログ信号の周波数をRFの周波数にアップコンバートしてピーク増幅器7に出力する。

ピーク増幅器7は、周波数変換器26の出力信号であるアナログ信号を増幅する。

- [0045] ただし、入力信号の瞬時の信号レベルが所定レベルより小さい場合には、B級又はC級バイアスされているピーク増幅器7がオフ状態(入力信号を増幅しない状態)となり、ピーク増幅器7の出力信号は、出力側合成回路8に出力されなくなる。

したがって、この場合、出力側合成回路8は、キャリア増幅器3の出力信号であるRF信号を出力端子9に出力する。

- [0046] 一方、入力信号の瞬時の信号レベルが所定レベルより大きい場合には、B級又はC級バイアスされているピーク増幅器7がオン状態(信号を増幅する状態)になるため、出力側合成回路8がキャリア増幅器3の出力信号とピーク増幅器7の出力信号とを合成して出力端子9に出力する。

- [0047] 以上で明らかなように、この実施の形態5によれば、入力側分岐回路2により分岐された一方のBB信号の振幅が閾値Aを上回る場合、波形整形回路21がBB信号の振幅を閾値A以下に制限してDA変換器22に出力するように構成したので、キャリア増幅器3が完全に飽和した領域での効率低下を防止することが可能となり、増幅器全体の効率及び線形性を改善することができる効果を奏する。

- [0048] 実施の形態6.

図7はこの発明の実施の形態6による高効率増幅器を示す構成図である。図において、図6と同一符号は同一または相当部分を示すので説明を省略する。

デジタルプレディストーション回路27は波形整形回路21とDA変換器22の間に接続され、キャリア増幅器3の非線形歪みを補償する第1の歪み補償回路である。

デジタルプレディストーション回路28は波形整形回路24とDA変換器25の間に接続され、ピーク増幅器7の非線形歪みを補償する第2の歪み補償回路である。

[0049] 上記実施の形態5では、デジタルプレディストーション回路27, 28が実装されていないが、図7に示すように、デジタルプレディストーション回路27, 28を実装するようにしてもよい。

デジタルプレディストーション回路27は、キャリア増幅器3の非線形歪みを補償し、デジタルプレディストーション回路28は、ピーク増幅器7の非線形歪みを補償するので、増幅器全体としての線形性を更に改善することができる。

[0050] 実施の形態7.

図8はこの発明の実施の形態7による高効率増幅器を示す構成図である。図において、図7と同一符号は同一または相当部分を示すので説明を省略する。

方向性結合器31はキャリア増幅器3の出力信号であるRF信号の一部を取り出して減衰器32に出力する。減衰器32は方向性結合器31から出力されたRF信号を減衰する。

[0051] 周波数変換器33は減衰器32により減衰されたRF信号の周波数をダウンコンバートしてAD変換器34に出力する。AD変換器34は周波数変換器33の出力信号であるアナログ信号をデジタル信号に変換する。

適応制御回路35(第1の適応制御回路)はAD変換器34から出力されたデジタル信号に応じてデジタルプレディストーション回路27のパラメータ(動作条件)を適応的に変更する。

[0052] 方向性結合器36はピーク増幅器7の出力信号であるRF信号の一部を取り出して減衰器37に出力する。減衰器37は方向性結合器36から出力されたRF信号を減衰する。

周波数変換器38は減衰器37により減衰されたRF信号の周波数をダウンコンバートしてAD変換器39に出力する。AD変換器39は周波数変換器38の出力信号であるアナログ信号をデジタル信号に変換する。

適応制御回路40(第2の適応制御回路)はAD変換器39から出力されたデジタル信号に応じてデジタルプレディストーション回路28のパラメータ(動作条件)を適応的に変更する。

[0053] 次に動作について説明する。

方向性結合器31は、上記実施の形態6と同様にして、キャリア増幅器3からRF信号が出力されると、そのRF信号の一部を取り出して減衰器32に出力する。

減衰器32は、方向性結合器31からRF信号を受けると、後段の適応制御回路35が取り扱うのに適するレベルまでRF信号を減衰する。

[0054] 周波数変換器33は、減衰器32から減衰されたRF信号を受けると、そのRF信号の周波数をダウンコンバートしてAD変換器34に出力する。

AD変換器34は、周波数変換器33の出力信号であるアナログ信号をデジタル信号に変換する。

[0055] 適応制御回路35は、AD変換器34からデジタル信号を受けると、そのデジタル信号に応じてデジタルプレディストーション回路27のパラメータを適応的に変更する。

即ち、適応制御回路35は、温度変化やデバイスの劣化などの要因で、キャリア増幅器3から出力されるRF信号が変動する場合があるので、それらの要因に伴うRF信号の変動を防止するため、キャリア増幅器3から出力されるRF信号の線形性が保たれるようにデジタルプレディストーション回路27のパラメータを適応的に変更する。

[0056] 方向性結合器36は、上記実施の形態6と同様にして、ピーク増幅器7からRF信号が出力されると、そのRF信号の一部を取り出して減衰器37に出力する。

減衰器37は、方向性結合器36からRF信号を受けると、後段の周波数変換器38が取り扱うのに適するレベルまでRF信号を減衰する。

[0057] 周波数変換器38は、減衰器37から減衰されたRF信号を受けると、そのRF信号の周波数をダウンコンバートしてAD変換器39に出力する。

AD変換器39は、周波数変換器38の出力信号であるアナログ信号をデジタル信号に変換する。

[0058] 適応制御回路40は、AD変換器39からデジタル信号を受けると、そのデジタル信号に応じてデジタルプレディストーション回路28のパラメータを適応的に変更する。

即ち、適応制御回路40は、温度変化やデバイスの劣化などの要因で、ピーク増幅器7から出力されるRF信号が変動する場合があるので、それらの要因に伴うRF信号の変動を防止するため、ピーク増幅器7から出力されるRF信号の線形性が保たれるようにデジタルプレディストーション回路28のパラメータを適応的に変更する。

[0059] 以上で明らかなように、この実施の形態7によれば、キャリア増幅器3及びピーク増幅器7から出力されたRF信号に応じてデジタルプレディストーション回路27, 28のパラメータを適応的に変更するように構成したので、キャリア増幅器3やピーク増幅器7の特性が変動しても、増幅器全体として安定的な低歪み特性を実現することができる効果を奏する。

[0060] 実施の形態8.

図9はこの発明の実施の形態8による高効率増幅器を示す構成図である。図において、図6と同一符号は同一または相当部分を示すので説明を省略する。

デジタルプレディストーション回路41は入力端子1と入力側分岐回路2の間に接続され、高効率増幅器全体の非線形歪みを補償する歪み補償回路である。

[0061] 方向性結合器42は出力側合成回路8の出力信号であるRF信号の一部を取り出して減衰器43に出力する。減衰器43は方向性結合器42から出力されたRF信号を減衰する。

周波数変換器44は減衰器43により減衰されたRF信号の周波数をダウンコンバートしてAD変換器45に出力する。AD変換器45は周波数変換器44の出力信号であるアナログ信号をデジタル信号に変換する。

適応制御回路46はAD変換器45から出力されたデジタル信号に応じてデジタルプレディストーション回路41のパラメータ(動作条件)を適応的に変更する。

[0062] 次に動作について説明する。

上記実施の形態7では、デジタルプレディストーション回路27, 28が波形整形回路21, 24の後段に接続されているものについて示したが、入力端子1と入力側分岐回路2の間にデジタルプレディストーション回路41が接続されていてもよい。

この場合、デジタルプレディストーション回路41が高効率増幅器全体の非線形歪みを補償するように作用する。

[0063] この実施の形態8の場合も、上記実施の形態1と同様に、入力信号の瞬時の信号レベルが所定レベルより小さい場合には、B級又はC級バイアスされているピーク増幅器7がオフ状態（入力信号を増幅しない状態）となり、ピーク増幅器7の出力信号は、出力側合成回路8に出力されなくなる。

したがって、出力側合成回路8は、キャリア増幅器3の出力信号であるRF信号を出力端子9に出力する。

一方、入力信号の瞬時の信号レベルが所定レベルより大きい場合には、B級又はC級バイアスされているピーク増幅器7がオン状態（信号を増幅する状態）になるため、出力側合成回路8がキャリア増幅器3の出力信号とピーク増幅器7の出力信号とを合成して、出力端子9に出力する。

[0064] 方向性結合器42は、出力側合成回路8からRF信号が出力されると、そのRF信号の一部を取り出して減衰器43に出力する。

減衰器43は、方向性結合器42からRF信号を受けると、後段の周波数変換器44が取り扱うのに適するレベルまでRF信号を減衰する。

[0065] 周波数変換器44は、減衰器43から減衰されたRF信号を受けると、そのRF信号の周波数をダウンコンバートしてAD変換器45に出力する。

AD変換器45は、周波数変換器44の出力信号であるアナログ信号をデジタル信号に変換する。

[0066] 適応制御回路46は、AD変換器45からデジタル信号を受けると、そのデジタル信号に応じてデジタルプレディストーション回路41のパラメータを適応的に変更する。

即ち、適応制御回路46は、温度変化やデバイスの劣化などの要因で、出力側合成回路8から出力されるRF信号が変動する場合があるので、それらの要因に伴うRF信号の変動を防止するため、出力側合成回路8から出力されるRF信号の線形性が保たれるようにデジタルプレディストーション回路41のパラメータを適応的に変更する。

[0067] 以上で明らかなように、この実施の形態8によれば、AD変換器45から出力されたデジタル信号に応じてデジタルプレディストーション回路41のパラメータを適応的に変更するように構成したので、高効率増幅器の特性が変動しても、増幅器全体の安定的な低歪み特性を実現することができる効果を奏する。

産業上の利用可能性

[0068] 以上のように、この発明に係る高効率増幅器は、RF信号を高い効率で線形に増幅する必要がある放送用や通信用のRF増幅器などに用いるのに適している。

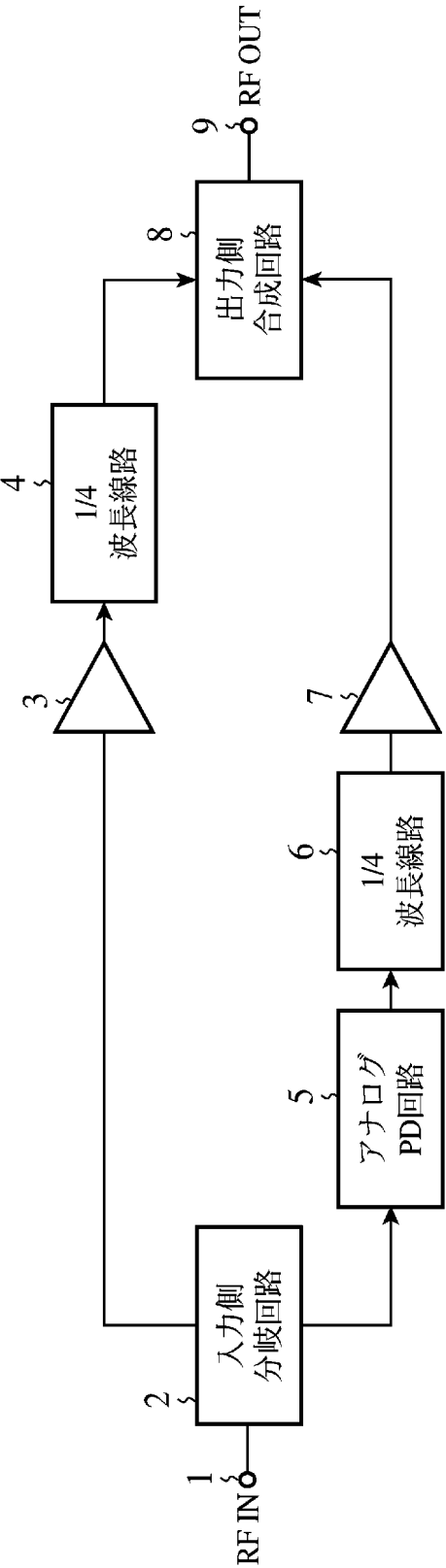
請求の範囲

- [1] 入力信号を分岐する入力信号分岐手段と、上記入力信号分岐手段により分岐された一方の入力信号を増幅する第1の増幅器と、上記入力信号分岐手段により分岐された他方の入力信号の電力が所定の電力より大きい場合、その入力信号を増幅する第2の増幅器と、上記第1の増幅器の出力信号と上記第2の増幅器の出力信号とを合成する合成回路とを備えた高効率増幅器において、上記第2の増幅器の非線形歪みを補償する歪み補償回路が上記第2の増幅器の前段に設置されていることを特徴とする高効率増幅器。
- [2] 第1の増幅器の非線形歪みを補償する歪み補償回路が上記第1の増幅器の前段に設置されていることを特徴とする請求項1記載の高効率増幅器。
- [3] 入力信号を分岐する入力信号分岐手段と、上記入力信号分岐手段により分岐された一方の入力信号を増幅する第1の増幅器と、上記入力信号分岐手段により分岐された他方の入力信号の電力が所定の電力より大きい場合、その入力信号を増幅する第2の増幅器と、上記第1の増幅器の出力信号と上記第2の増幅器の出力信号とを合成する合成回路とを備えた高効率増幅器において、上記入力信号分岐手段により分岐された一方の入力信号の振幅が所定レベルを上回る場合、その入力信号の振幅を所定レベル以下に制限して上記第1の増幅器に出力するレベル制限回路が上記第1の増幅器の前段に設置されていることを特徴とする高効率増幅器。
- [4] レベル制限回路がリミッタ回路であることを特徴とする請求項3記載の高効率増幅器。
- [5] レベル制限回路が飽和特性を有するドライバ増幅器であることを特徴とする請求項3記載の高効率増幅器。
- [6] レベル制限回路が波形整形回路であることを特徴とする請求項3記載の高効率増幅器。
- [7] 入力信号分岐手段により分岐された他方の入力信号の振幅が所定レベルを下回る場合、信号を出力しない波形整形回路が上記第2の増幅器の前段に設置されていることを特徴とする請求項6記載の高効率増幅器。
- [8] 第1の増幅器の非線形歪みを補償する第1の歪み補償回路が上記第1の増幅器の

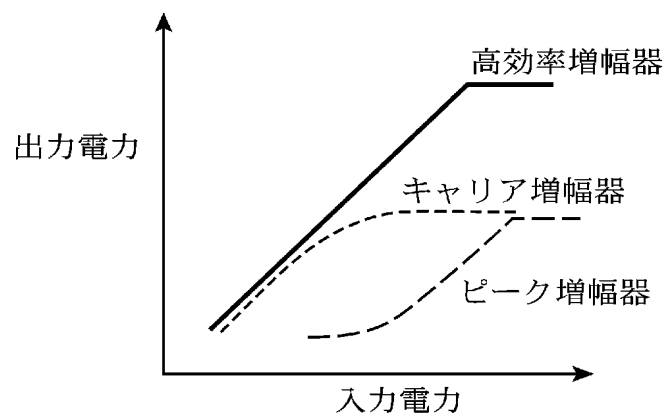
前段に設置され、かつ、第2の増幅器の非線形歪みを補償する第2の歪み補償回路が上記第2の増幅器の前段に設置されていることを特徴とする請求項7記載の高効率増幅器。

- [9] 第1の増幅器の出力信号に応じて第1の歪み補償回路のパラメータを変更する第1の適応制御回路が設置され、かつ、第2の増幅器の出力信号に応じて第2の歪み補償回路のパラメータを変更する第2の適応制御回路が設置されていることを特徴とする請求項8記載の高効率増幅器。
- [10] 入力信号を分岐する入力信号分岐手段と、上記入力信号分岐手段により分岐された一方の入力信号を増幅する第1の増幅器と、上記入力信号分岐手段により分岐された他方の入力信号を増幅する第2の増幅器と、上記第1の増幅器の出力信号と上記第2の増幅器の出力信号とを合成する合成回路とを備えた高効率増幅器において、上記入力信号分岐手段により分岐された一方の入力信号の振幅が所定レベルを上回る場合、その入力信号の振幅を所定レベル以下に制限して上記第1の増幅器に出力する第1の波形整形回路が上記第1の増幅器の前段に設置され、かつ、上記入力信号分岐手段により分岐された他方の入力信号の振幅が所定レベルを下回る場合、信号を出力しない第2の波形整形回路が第2の増幅器の前段に設置されていることを特徴とする高効率増幅器。
- [11] 第1の波形整形回路は、入力信号の振幅が所定レベルの近傍にある場合、徐々に入力信号の振幅を制限する特性を有していることを特徴とする請求項10記載の高効率増幅器。
- [12] 歪み補償回路が第2の増幅器の前段ではなく、入力信号分岐手段の前段に設置されていることを特徴とする請求項1記載の高効率増幅器。
- [13] 合成回路から出力される合成信号に応じて歪み補償回路のパラメータを変更する適応制御回路が設置されていることを特徴とする請求項12記載の高効率増幅器。

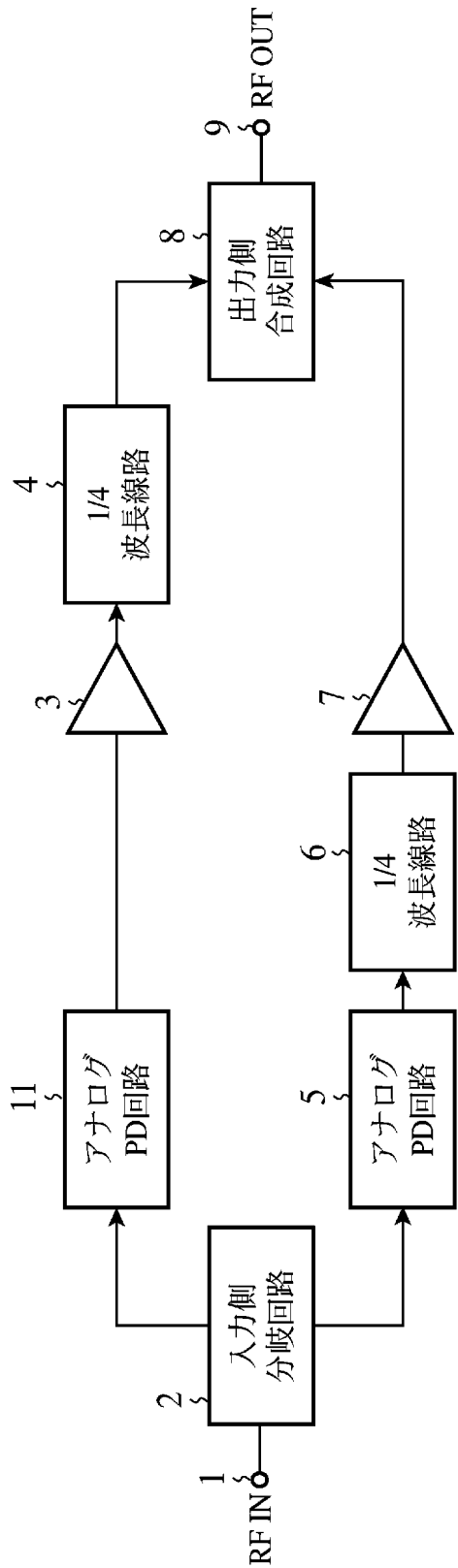
[図1]



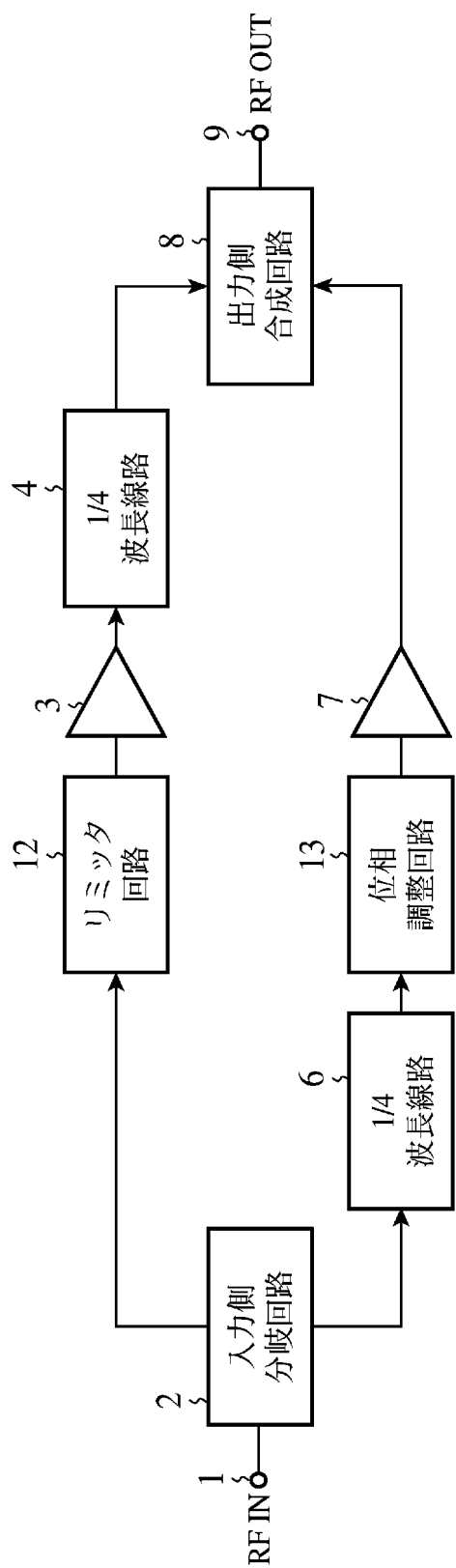
[図2]



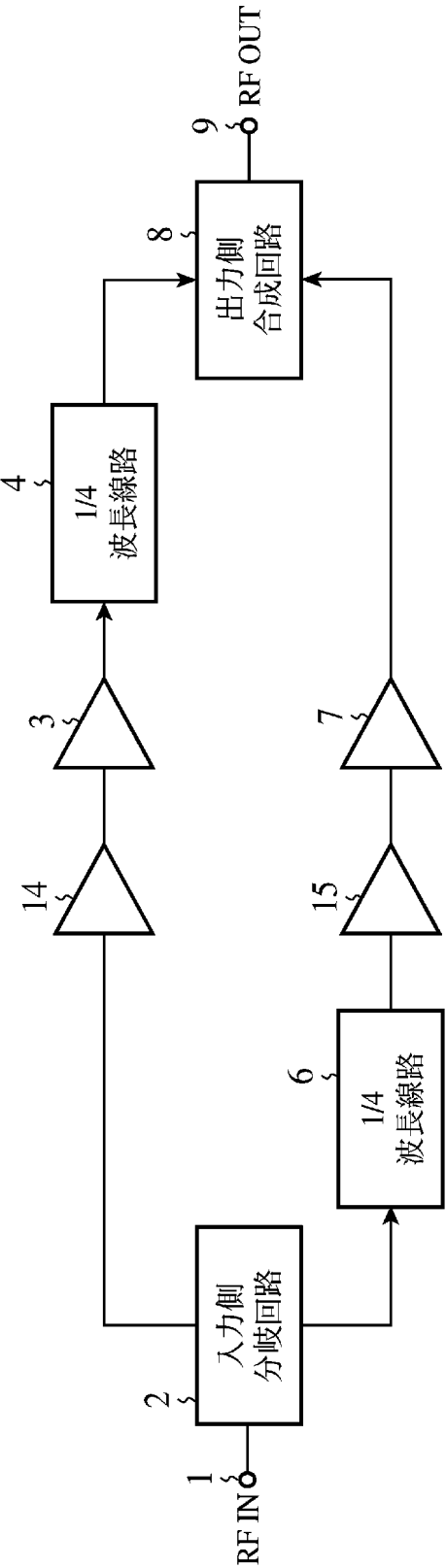
[図3]



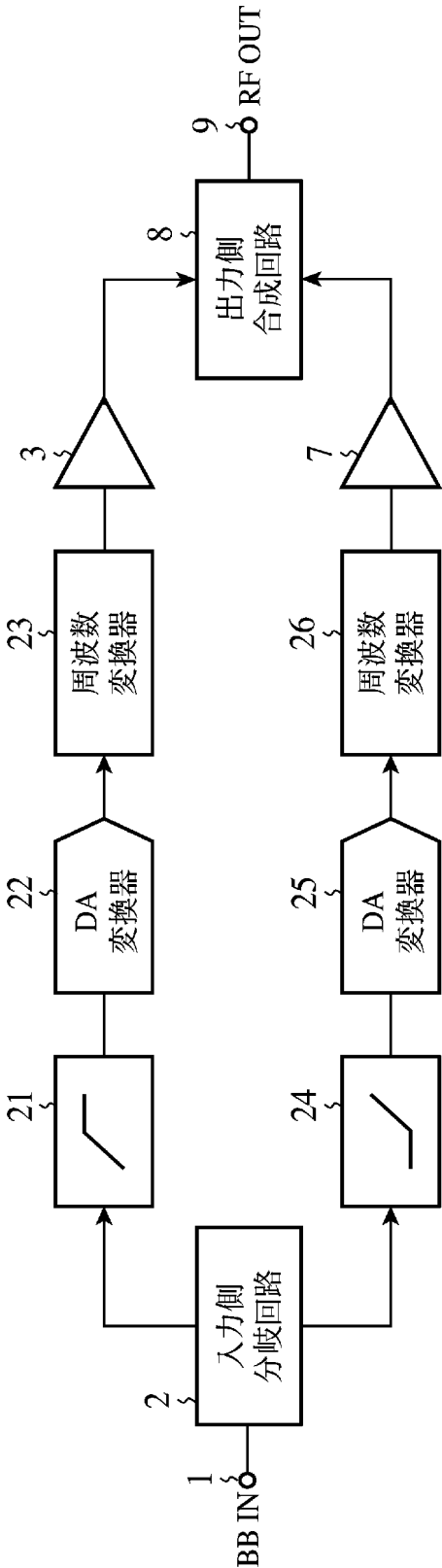
[図4]



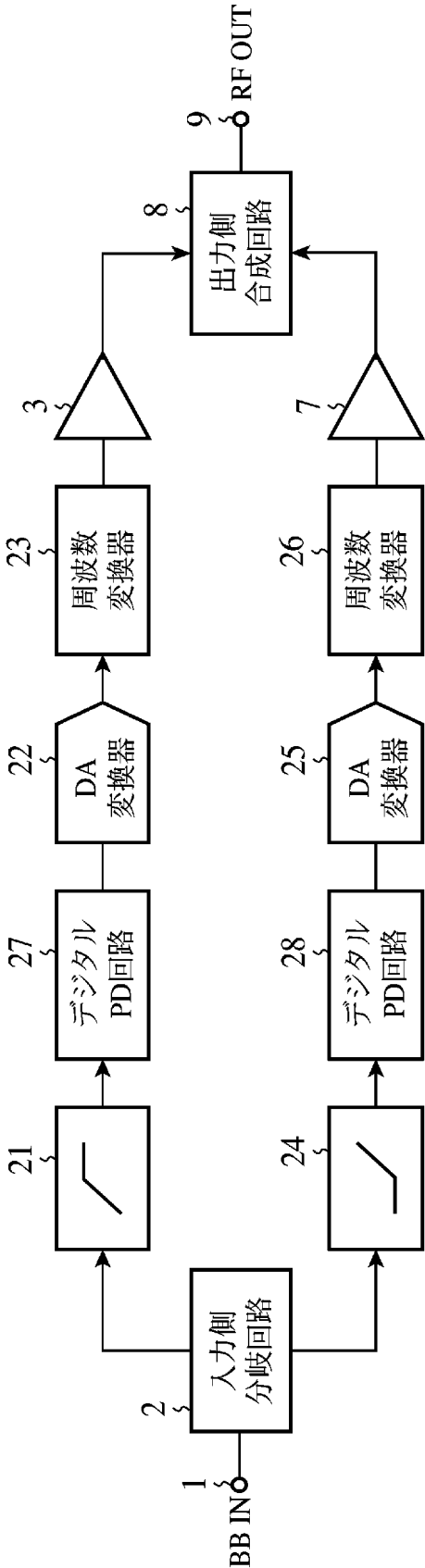
[図5]



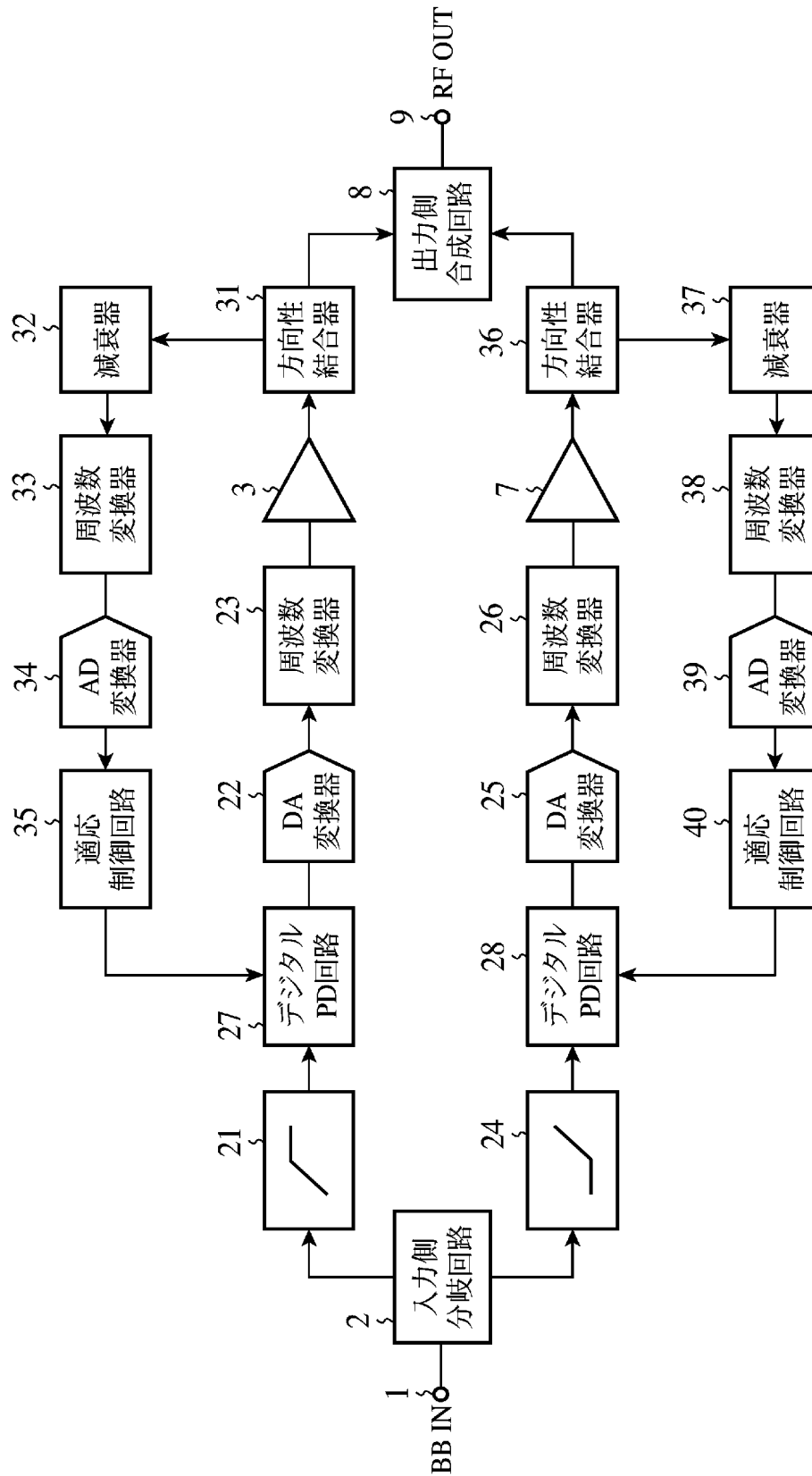
[図6]



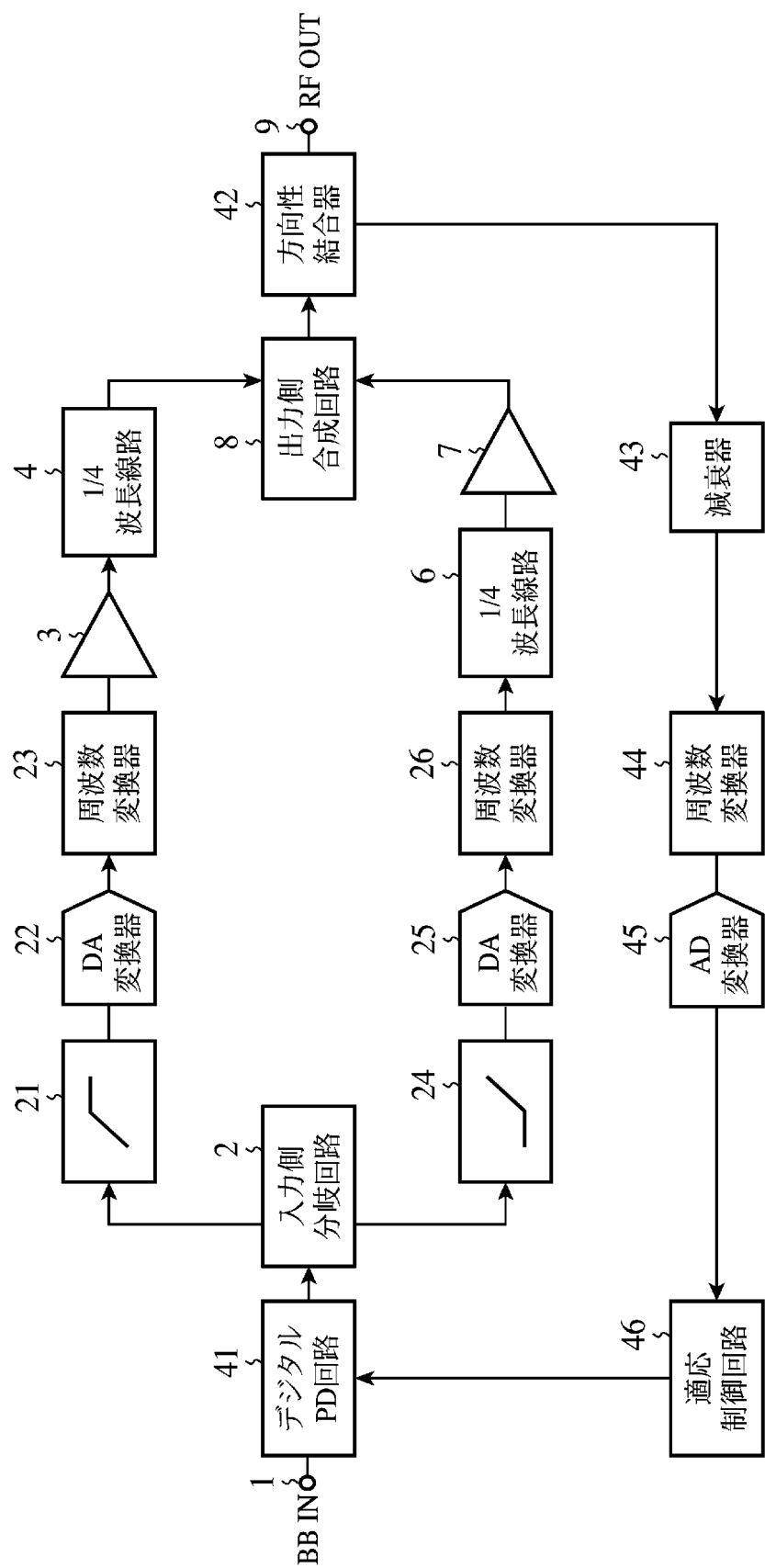
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/008615

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H03F1/07, H03F1/32, H03F3/19

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H03F1/07, H03F1/32, H03F3/19

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004

Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E, X	JP 2004-222151 A (NEC Corp.), 05 August, 2004 (05.08.04), & WO 2004/66489 A1	1, 2
X	JP 2002-124840 A (Mitsubishi Electric Corp.),	1, 12
Y	26 April, 2002 (26.04.02),	13
A	(Family: none)	2-11
Y	JP 2003-516013 A (Telefon AB. LM Ericsson),	13
A	07 May, 2003 (07.05.03),	9
	& EP 1104093 A1 & WO 2001/39367 A1	
	& AU 200117492 A & EP 1238455 A1	
	& KR 2002053090 A	

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
14 September, 2004 (14.09.04)

Date of mailing of the international search report
12 October, 2004 (12.10.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/008615

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E, A	JP 2004-221646 A (NEC Corp.), 05 August, 2004 (05.08.04), & WO 2004/64247 A1	3-11

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H03F1/07 H03F1/32 H03F3/19

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ H03F1/07 H03F1/32 H03F3/19

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2004年
日本国登録実用新案公報 1994-2004年
日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
E, X	J P 2004-222151 A (日本電気株式会社) 2004.08.05 & WO 2004/66489 A1	1, 2
X	J P 2002-124840 A (三菱電機株式会社)	1, 12
Y	2002.04.26	13
A	(ファミリーなし)	2-11

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

14.09.2004

国際調査報告の発送日

2.10.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

佐藤 敬介

5W

9196

電話番号 03-3581-1101 内線 3574

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 2003-516013 A (テレフォンアクチーボラゲッ ト エル エム エリクソン) 2003.05.07 & EP 1104093 A1 & WO 2001/39367 A1 & AU 200117492 A & EP 1238455 A1 & KR 2002053090 A	13 9
E, A	JP 2004-221646 A (日本電気株式会社) 2004.08.05 & WO 2004/64247 A1	3-11